

Esame di stato di abilitazione all'esercizio della professione  
di Ingegnere dell'Informazione  
Seconda sessione dell'anno 2019

Prima Prova Scritta  
Tema di: ELETTRONICA

Nota: tutte le risposte devono essere giustificate, riportando espressioni analitiche, passaggi intermedi, risultati numerici e grafici laddove richiesto. Sono valutati positivamente capacità di sintesi, ordine e chiarezza espositiva.

**PROBLEMA 1 (25 punti)**

Dato l'amplificatore a doppio stadio riportato in Fig. 1, supponendo che funzioni a  $T = 300$  K, determinare:

- 1) il valore della resistenza  $R_4$  in modo che la corrente di collettore di  $Q_1$  nel punto di lavoro sia  $I_{C1} = 2$  mA, e il valore della resistenza  $R_2$  in modo che la corrente di drain di  $M_2$  nel punto di lavoro sia  $I_{D1} = 1$  mA;
- 2) i punti di lavoro dei transistor  $Q_1$  ed  $M_2$ ;
- 3) la resistenza di ingresso in banda passante  $R_{IN}$  e la resistenza di uscita in banda passante  $R_{OUT}$ , come definite in Fig. 1;
- 4) il guadagno di corrente in banda passante  $A_I = i_{out} / i_s$ .

DATI:  $V_{CC} = 9$  V,  $R_6 = 100$  k $\Omega$ ,  $R_1 = 2$  k $\Omega$ ,  $R_3 = 1$  k $\Omega$ ,  $R_5 = 100$  k $\Omega$ ,  $R_6 = 47$  k $\Omega$ ,  $R_L = 8$   $\Omega$ ;  
 $Q_1$ :  $\beta = 100$ ,  $V_{BE,on} = 0.7$  V,  $V_{CE,sat} = 0.2$  V, tensione di Early  $V_A = \infty$ ;  
 $M_2$ :  $k_n = 8$  mA/V<sup>2</sup>,  $V_{th} = 2$  V,  $\lambda = 0$  V<sup>-1</sup>

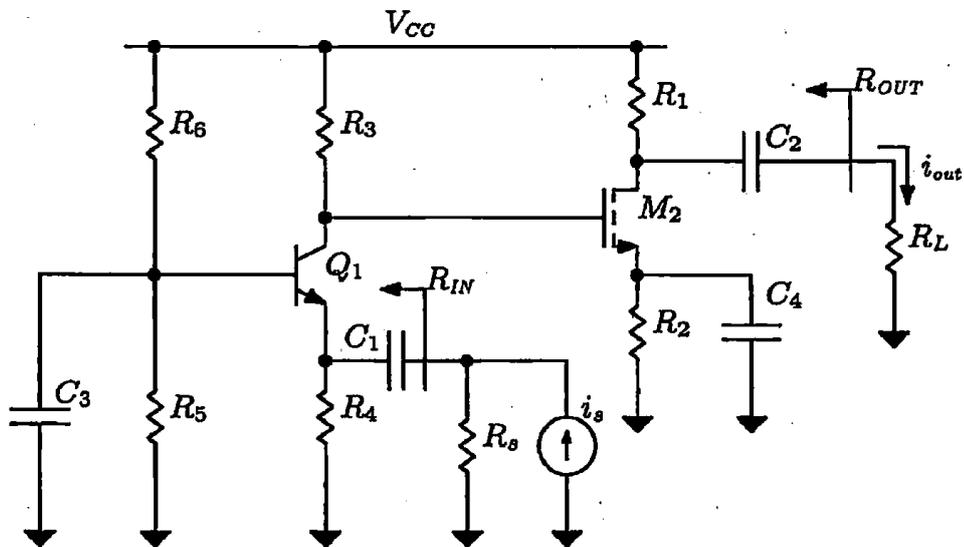


Fig. 1

(prosegue →)

**PROBLEMA 2 (25 punti)**

Dato il circuito riportato in Fig. 2, che utilizza due amplificatori operazionali ideali:

- 1) Ricavare l'espressione del guadagno di tensione di modo differenziale  $A_v(s) = v_o/v_{id}$ , dove  $v_{id} = v_1 - v_2$ .
- 2) Tracciare il diagramma di Bode asintotico di ampiezza e fase di  $A_v(s)$ . Nel diagramma di fase si usi l'approssimazione lineare a tratti (non l'approssimazione a gradino).
- 3) Posto

$$v_1(t) = 5V \sin(\omega_0 t) + 0.001V \sin(\omega_1 t),$$

$$v_2(t) = 5V \sin(\omega_0 t) - 0.001V \sin(\omega_1 t),$$

dove  $\omega_0 = 300 \text{ rad/s}$  e  $\omega_1 = 30 \text{ krad/s}$ , determinare l'espressione di  $v_o(t)$ .

DATI:  $R_1 = 1 \text{ k}\Omega$ ,  $R_2 = 3.3 \text{ k}\Omega$ ,  $R_3 = 1 \text{ k}\Omega$ ,  $R_a = 50 \Omega$ ,  $R_b = 5 \text{ k}\Omega$ ,  $C_3 = 1 \mu\text{F}$ ,  $C_b = 200 \text{ pF}$

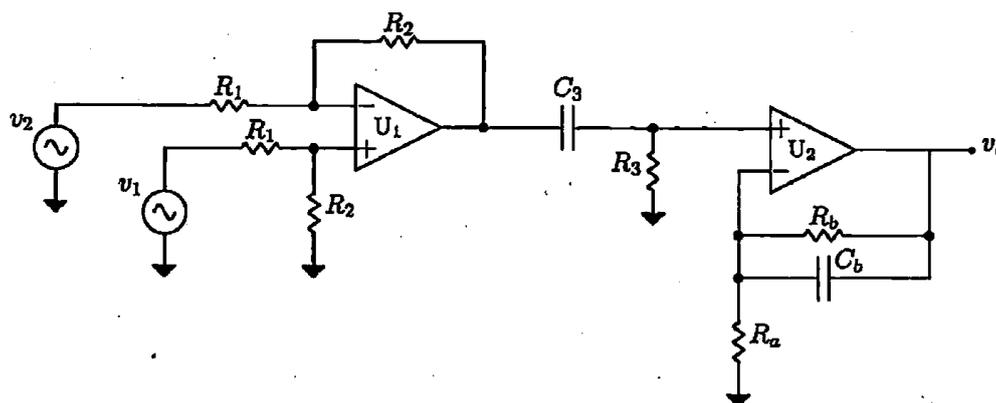


Fig. 2

**PROBLEMA 3 (10 punti)**

Dato il circuito riportato in Fig. 3, determinare il valore di  $R_L$  al di sotto del quale il diodo Zener  $D_z$  non opera nella zona di breakdown.

DATI:  $V_{CC} = 10V$ ,  $R_1 = 470 \Omega$ ;  
 $D_z$ : tensione di accensione  $V_{ON,Z} = 0.8 V$ ; tensione di breakdown  $V_{ZO} = 5.3 V$

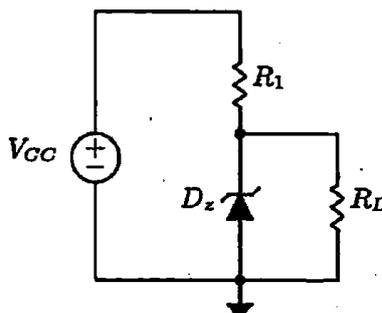


Fig. 3

# Esame di Stato di abilitazione all'esercizio della professione di Ingegnere dell'Informazione

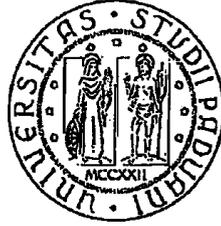
Seconda sessione dell'anno 2019  
Prima Prova Scritta

Tema di: Informatica

- 1) Il candidato descriva le problematiche connesse alla gestione dei dispositivi di I/O in un elaboratore elettronico. Si descrivano in particolare i protocolli di input e di output, in modalità busy-waiting, analizzando il codice macchina che implementa tali protocolli.
- 2) Si discutano le principali differenze nella gestione di dispositivi di I/O con protocollo busy-waiting rispetto alla gestione tramite Interrupt.
- 3) Si descrivano le seguenti problematiche di un sistema di interruzione: commutazione del contesto, riconoscimento dell'interruzione, gestione della gerarchia di priorità.

Nota: per gli esempi il candidato può utilizzare una architettura a sua scelta.

Oltre alla correttezza dei contenuti, saranno oggetto di valutazione la capacità di sintesi, l'ordine e la chiarezza espositiva.



**ESAMI DI STATO PER L'ABILITAZIONE ALLA PROFESSIONE DI INGEGNERE**

**Seconda Sessione 2019**

**Seconda prova scritta: 14 novembre 2019**

**Tema di: Telecomunicazioni**

**I futuri sistemi di telecomunicazioni dovranno essere in grado di supportare le sfide imposte da una pletera di nuove applicazioni tra le quali possiamo annoverare:**

- **smart cities**
- **digital health**
- **new media and entertainment**
- **new social media**
- **IoT**
- **industry 4.0**
- **smart tourism**
- **cloud computing**

**In questo contesto, il candidato illustri in modo approfondito le principali tecnologie abilitanti, nonché analizzi le principali sfide tecnologiche e scientifiche. In particolare, si chiede di evidenziare criticamente gli aspetti più vicini alle competenze specifiche del candidato stesso, con riferimento alle tematiche classiche più propriamente legate al settore dell'Ingegneria delle Telecomunicazioni.**

**Esame di stato di abilitazione all'esercizio della professione  
di Ingegnere dell'Informazione  
Seconda sessione dell'anno 2019  
Candidati in possesso di Laurea Magistrale  
Seconda Prova Scritta  
Tema di: INFORMATICA**

**Nota:** Sono valutati positivamente capacità di sintesi, ordine e chiarezza espositiva.

**Introduci il concetto di Big Data, spiegando il contesto evolutivo nel quale l'argomento si è sviluppato: come sia divenuto attuale e quali condizioni hanno permesso lo sviluppo.**

**Analizza eventualmente strumenti dedicati alla gestione di Big Data.**

**Esemplifica alcuni ambiti di applicazione.**

**Internet of Things : presenta il concetto ed esponi alcuni tipici ambienti applicativi allegando una tua valutazione.**

**Spiega in quale modo le due entità sopradette siano correlate, a formare un punto di riferimento nella Nuova Frontiera dell'Informatica**



UNIVERSITÀ  
DEGLI STUDI  
DI PADOVA

**ESAMI DI STATO PER L'ABILITAZIONE ALLA PROFESSIONE DI  
INGEGNERE**

*Seconda sessione*  
*Seconda prova scritta: 14 novembre 2019*

Tema di: Automatica

Si discutano il ruolo e l'importanza dell'identificazione (o *learning*) nell'Ingegneria. Se ne evidenzino, in particolare, gli aspetti più critici e delicati rispetto alle molteplici problematiche relative all'Ingegneria dell'Automazione, con specifico riferimento a:

- obiettivi;
- dati disponibili;
- scelta dell'indice da ottimizzare;
- aspetti computazionali ed algoritmici.

**N.B. Verranno valutate positivamente chiarezza, precisione e sinteticità delle risposte.**

**Esame di stato di abilitazione all'esercizio della professione di  
Ingegnere dell'Informazione**

**Seconda sessione dell'anno 2019  
Seconda Prova Scritta  
Tema di: ELETTRONICA**

Il candidato identifichi lo scopo di almeno due dei tre schemi circuitali seguenti e ne spieghi qualitativamente il funzionamento rispondendo ai quesiti posti.

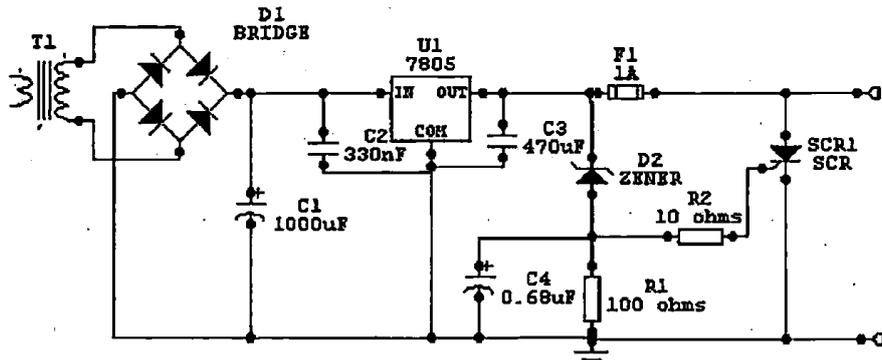
Scopo della prova è valutare la capacità dell'esaminando di leggere uno schema elettrico e di comprenderne il funzionamento anche senza la sostituzione dei componenti elettronici con i loro modelli equivalenti e senza eseguire calcoli circuitali.

**N.B.** Il candidato ha facoltà di fissare, arbitrariamente, eventuali dati mancanti e/o stabilire delle ipotesi di lavoro, se lo ritiene necessario a rispondere ai quesiti posti. Saranno valutate positivamente capacità di sintesi e chiarezza espositiva.

## I CIRCUITO

**Dati:** estratto del datasheet del componente U1 (integrato commerciale L7805A) in allegato; tensione di Zener di D2: 6.2 V.

**Quesiti:** A che serve il circuito nel suo complesso? Qual è lo scopo dei blocchi a sinistra e a destra dell'integrato U1 7805? In quali applicazioni può essere impiegato?

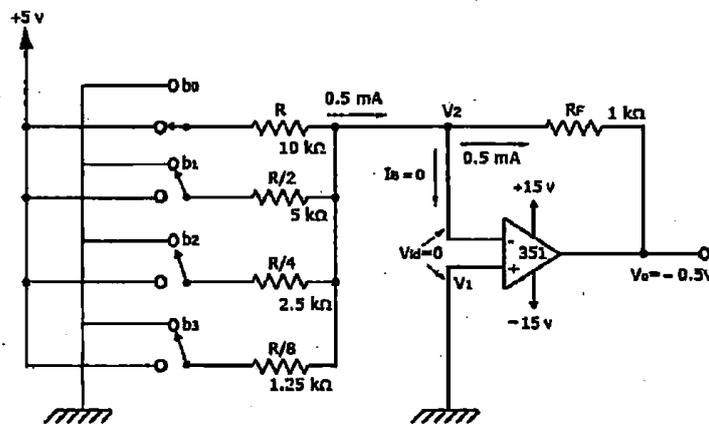


All resistors are 1/4 watt carbon film. Zener is 6.2V, 400mW (BZX83).

## II CIRCUITO

**Dati:** estratto del datasheet dell'amplificatore operazionale 351 (integrato commerciale LF351) in allegato.

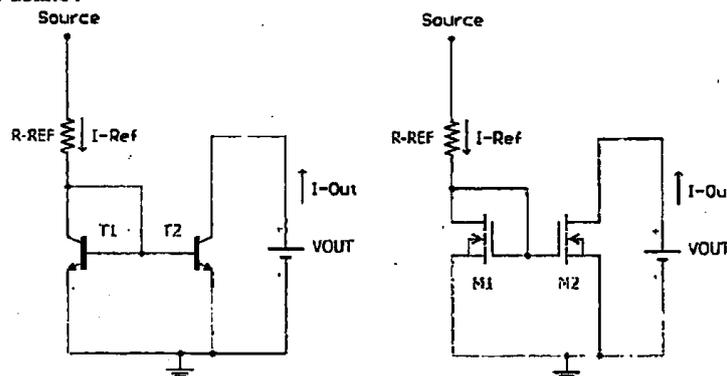
**Quesiti:** Che funzione implementa il circuito? Qual è il principio di funzionamento? Che inconvenienti presenta? In quali applicazioni sono impiegati circuiti di questo tipo?



## III CIRCUITO:

**Dati:** //

**Quesiti:** A cosa servono i due circuiti? Qual è il principio di funzionamento? Che differenze presentano? In quali applicazioni si usano?



## Positive voltage regulator ICs



TO-220



TO-220FP



DPAK


 D<sup>2</sup>PAK

## Features

- Output current up to 1.5 A
- Output voltages of 5; 6; 8; 8.5; 9; 12; 15; 18; 24 V
- Thermal overload protection
- Short circuit protection
- Output transition SOA protection
- 2 % output voltage tolerance (A version)
- Guaranteed in extended temperature range (A version)

## Description

The L78 series of three-terminal positive regulators is available in TO-220, TO-220FP, D<sup>2</sup>PAK and DPAK packages and several fixed output voltages, making it useful in a wide range of applications.

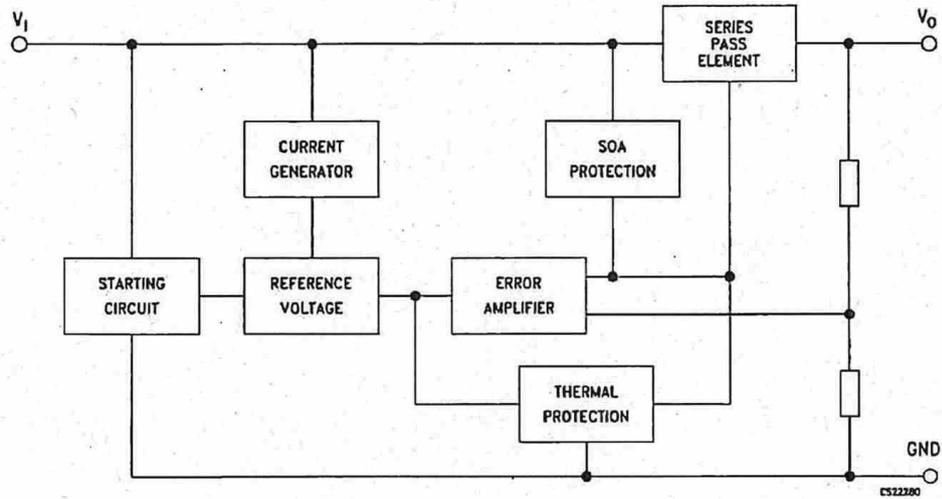
These regulators can provide local on-card regulation, eliminating the distribution problems associated with single point regulation. Each type embeds internal current limiting, thermal shut-down and safe area protection, making it essentially indestructible. If adequate heat sinking is provided, they can deliver over 1 A output current. Although designed primarily as fixed voltage regulators, these devices can be used with external components to obtain adjustable voltage and currents.

Maturity status link

L78

1 Diagram

Figure 2. Block diagram



GAMG220920161000MT

## 2 Pin configuration

Figure 3. Pin connections (top view)

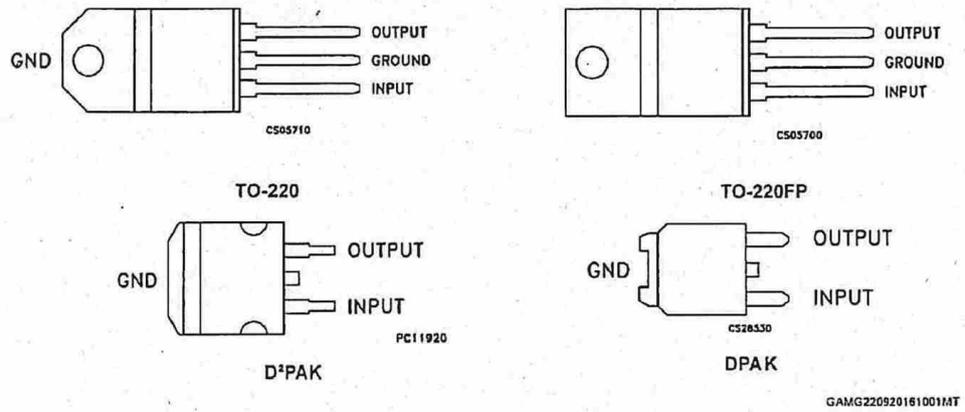
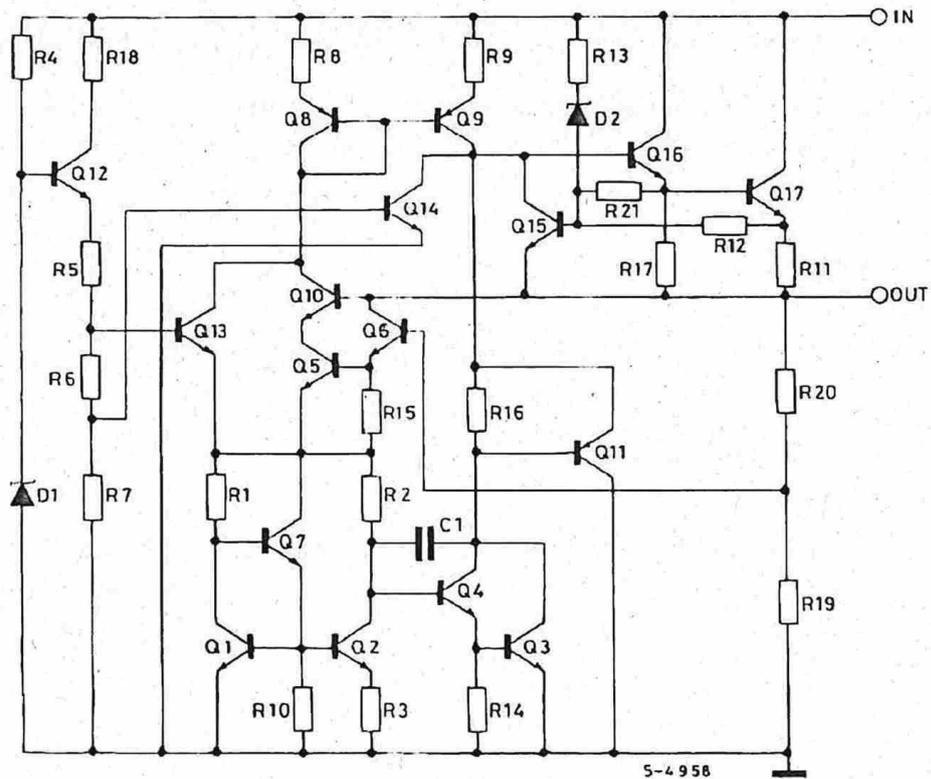


Figure 4. Schematic diagram



GAMG220920161002MT

### 3 Maximum ratings

Table 1. Absolute maximum ratings

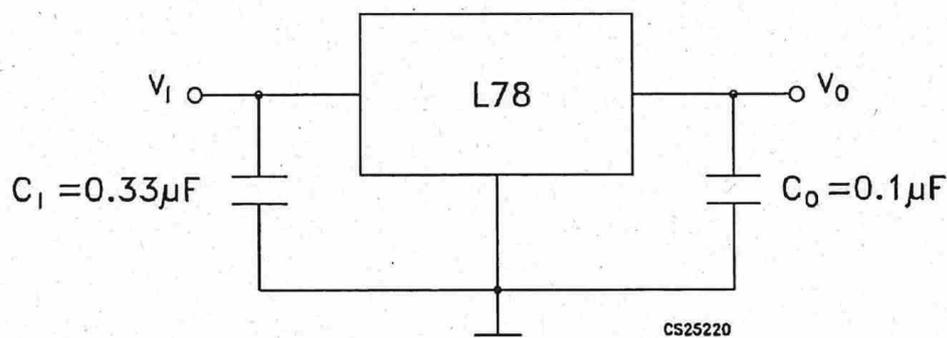
Symbol	Parameter	Value	Unit	
$V_I$	DC input voltage	for $V_O = 5$ to $18$ V	35	V
		for $V_O = 20, 24$ V	40	
$I_O$	Output current	Internally limited		
$P_D$	Power dissipation	Internally limited		
$T_{STG}$	Storage temperature range	-65 to 150	°C	
$T_{OP}$	Operating junction temperature range	for L78xxC, L78xxAC	0 to 125	°C
		for L78xxAB	-40 to 125	

Note: Absolute maximum ratings are those values beyond which damage to the device may occur. Functional operation under these condition is not implied.

Table 2. Thermal data

Symbol	Parameter	D <sup>2</sup> PAK	DPAK	TO-220	TO-220FP	Unit
$R_{thJC}$	Thermal resistance junction-case	3	8	5	5	°C/W
$R_{thJA}$	Thermal resistance junction-ambient	62.5	100	50	60	°C/W

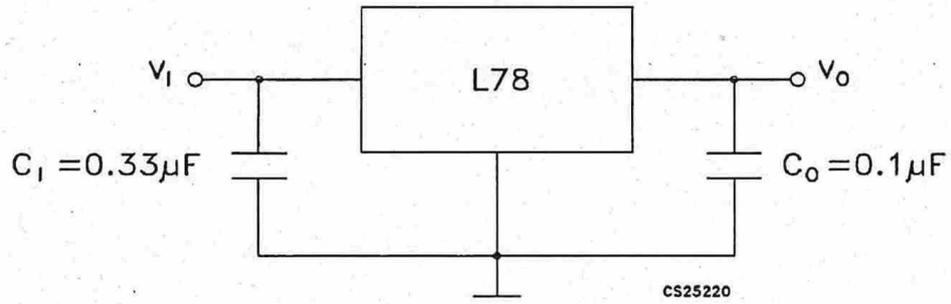
Figure 5. Application circuits



GAMG220920161003MT

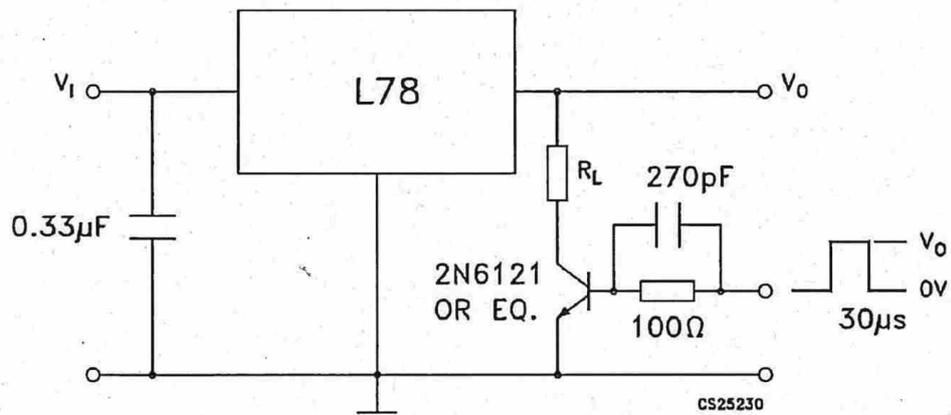
4 Test circuits

Figure 6. DC parameter



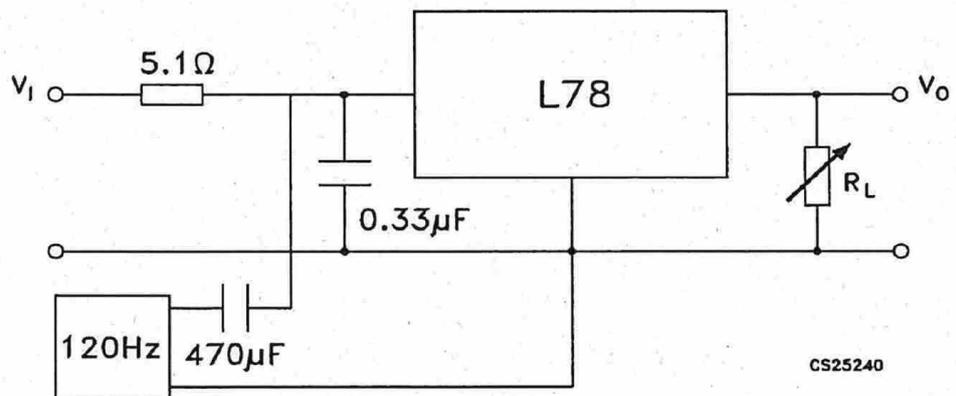
GAMG220920161004MT

Figure 7. Load regulation



GAMG220920161005MT

Figure 8. Ripple rejection



GAMG220920161006MT

## 5 Electrical characteristics

$V_I = 10\text{ V}$ ,  $I_O = 1\text{ A}$ ,  $T_J = 0\text{ to }125\text{ °C}$  (L7805AC),  $T_J = -40\text{ to }125\text{ °C}$  (L7805AB), unless otherwise specified.

Table 3. Electrical characteristics of L7805A

Symbol	Parameter	Test conditions	Min.	Typ.	Max.	Unit
$V_O$	Output voltage	$T_J = 25\text{ °C}$	4.9	5	5.1	V
$V_O$	Output voltage	$I_O = 5\text{ mA to }1\text{ A}$ , $V_I = 7.5\text{ to }18\text{ V}$	4.8	5	5.2	V
$V_O$	Output voltage	$I_O = 1\text{ A}$ , $V_I = 18\text{ to }20\text{ V}$ , $T_J = 25\text{ °C}$	4.8	5	5.2	V
$\Delta V_O^{(1)}$	Line regulation	$V_I = 7.5\text{ to }25\text{ V}$ , $I_O = 500\text{ mA}$ , $T_J = 25\text{ °C}$		7	50	mV
		$V_I = 8\text{ to }12\text{ V}$		10	50	mV
		$V_I = 8\text{ to }12\text{ V}$ , $T_J = 25\text{ °C}$		2	25	mV
$\Delta V_O^{(1)}$	Load regulation	$V_I = 7.3\text{ to }20\text{ V}$ , $T_J = 25\text{ °C}$		7	50	mV
		$I_O = 5\text{ mA to }1\text{ A}$		25	100	
		$I_O = 5\text{ mA to }1.5\text{ A}$ , $T_J = 25\text{ °C}$		30	100	mV
$I_q$	Quiescent current	$I_O = 250\text{ to }750\text{ mA}$		8	50	
		$T_J = 25\text{ °C}$		4.3	6	mA
					6	mA
$\Delta I_q$	Quiescent current change	$V_I = 8\text{ to }23\text{ V}$ , $I_O = 500\text{ mA}$			0.8	mA
		$V_I = 7.5\text{ to }20\text{ V}$ , $T_J = 25\text{ °C}$			0.8	mA
		$I_O = 5\text{ mA to }1\text{ A}$			0.5	mA
SVR	Supply voltage rejection	$V_I = 8\text{ to }18\text{ V}$ , $f = 120\text{ Hz}$ , $I_O = 500\text{ mA}$		68		dB
$V_d$	Dropout voltage	$I_O = 1\text{ A}$ , $T_J = 25\text{ °C}$		2		V
eN	Output noise voltage	$T_A = 25\text{ °C}$ , $B = 10\text{ Hz to }100\text{ kHz}$		10		$\mu\text{V}/V_O$
$R_O$	Output resistance	$f = 1\text{ kHz}$		17		$\text{m}\Omega$
$I_{sc}$	Short circuit current	$V_I = 35\text{ V}$ , $T_A = 25\text{ °C}$		0.2		A
$I_{scp}$	Short circuit peak current	$T_J = 25\text{ °C}$		2.2		A
$\Delta V_O/\Delta T$	Output voltage drift			-1.1		$\text{mV}/\text{°C}$

1. Load and line regulation are specified at constant junction temperature. Changes in  $V_O$  due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

Note: Minimum load current for regulation is 5 mA.

# LF351

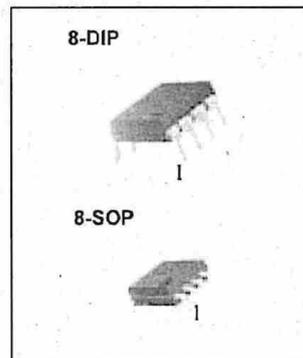
## Single Operational Amplifier (JFET)

### Features

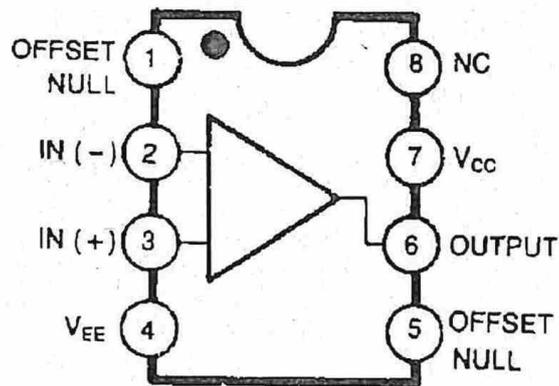
- Internally trimmed offset voltage: 10mV
- Low input bias current : 50pA
- Wide gain bandwidth : 4MHz
- High slew rate : 13V/ $\mu$ s
- High input impedance :  $10^{12}\Omega$

### Description

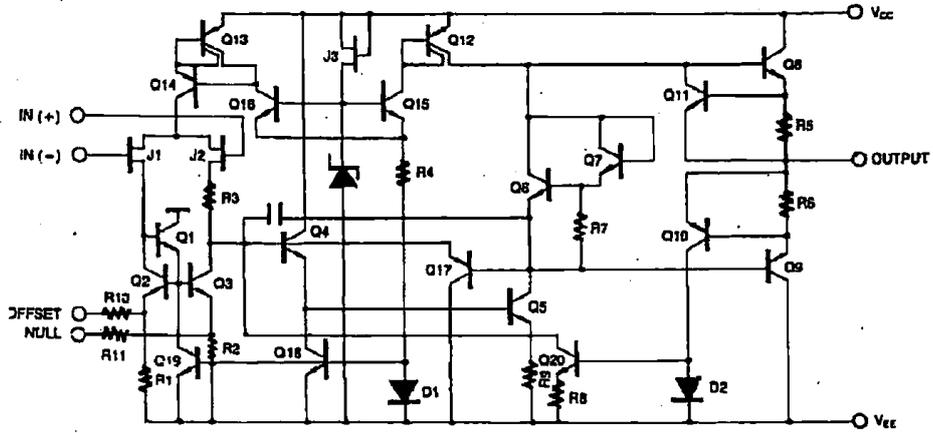
The LF351 is JFET input operational amplifier with an internally compensated input offset voltage. The JFET input device provides wide bandwidth, low input bias currents and offset currents.



### Internal Block Diagram



**Schematic Diagram**



**Absolute Maximum Ratings**

Parameter	Symbol	Value	Unit
Supply Voltage	VCC	±18	V
Differential Input Voltage	V <sub>I(DIFF)</sub>	30	V
Input Voltage Range	V <sub>I</sub>	±15	V
Output Short Circuit Duration	-	Continuous	-
Power Dissipation	P <sub>D</sub>	500	mW
Operating Temperature	T <sub>OPR</sub>	0 ~ +70	°C
Storage Temperature Range	T <sub>STG</sub>	-65 ~ +150	°C

## Electrical Characteristics

(VCC = +15V, VEE = -15V, TA = 25 °C. unless otherwise specified)

Parameter	Symbol	Conditions	Min.	Typ.	Max.	Unit
Input Offset Voltage	V <sub>IO</sub>	R <sub>S</sub> = 10k $\Omega$ 0 °C $\leq$ T <sub>A</sub> $\leq$ 70 °C	-	5.0	10	mV
			-	-	13	
Input Offset Voltage Drift (Note1)	$\Delta$ V <sub>IO</sub> / $\Delta$ T	R <sub>S</sub> = 10k $\Omega$ 0 °C $\leq$ T <sub>A</sub> $\leq$ 70 °C	-	10	-	$\mu$ V/°C
Input Offset Current	I <sub>IO</sub>	0 °C $\leq$ T <sub>A</sub> $\leq$ 70 °C	-	25	100	pA
			-	-	4	nA
Input Bias Current	I <sub>BAIS</sub>	0 °C $\leq$ T <sub>A</sub> $\leq$ 70 °C	-	50	200	pA
			-	-	8	nA
Input Resistance (Note1)	R <sub>I</sub>	-	-	10 <sup>12</sup>	-	$\Omega$
Large Signal Voltage Gain	G <sub>V</sub>	V <sub>O(P-P)</sub> = $\pm$ 10V R <sub>L</sub> = 2k $\Omega$ 0 °C $\leq$ T <sub>A</sub> $\leq$ 70 °C	25	100	-	V/mV
			15	-	-	
Output Voltage Swing	V <sub>O(P-P)</sub>	R <sub>L</sub> = 10k $\Omega$	$\pm$ 12	$\pm$ 13.5	-	V
Input Voltage Range	V <sub>I(R)</sub>	-	$\pm$ 11	+15 -12	-	V
Common Mode Rejection Ratio	CMRR	R <sub>S</sub> $\leq$ 10k $\Omega$	70	100	-	dB
Power Supply Rejection Ratio	PSRR	R <sub>S</sub> $\leq$ 10k $\Omega$	70	100	-	dB
Power Supply Current	I <sub>CC</sub>	-	-	2.3	3.4	mA
Slew Rate (Note1)	SR	G <sub>V</sub> = 1	-	13	-	V/ $\mu$ s
Gain-Bandwidth Product (Note1)	GBW	-	-	4	-	MHz

### Note :

1. Guaranteed by design.



UNIVERSITÀ  
DEGLI STUDI  
DI PADOVA

**ESAMI DI STATO PER L'ABILITAZIONE ALLA PROFESSIONE DI  
INGEGNERE**

*Seconda sessione*

*Terza prova scritta: 22 novembre 2019*

Tema di: Automatica

Dato il sistema

$$\dot{x} = Fx + Gu, y = Hx$$

dove

$$F = \begin{bmatrix} 0 & 1 & 0 \\ -1 & -2 & 0 \\ 0 & 0 & -1 \end{bmatrix}, G = [G_1 \ G_2], G_1 = \begin{bmatrix} 0 \\ 1 \\ 0 \end{bmatrix}, G_2 = \begin{bmatrix} 0 \\ 0 \\ 1 \end{bmatrix}, H = [1 \ -1 \ 1]$$

è richiesto di:

- calcolare la risposta impulsiva del sistema tra primo ingresso ed uscita;
- progettare una retroazione dallo stato che, utilizzando il solo primo ingresso, faccia tendere a zero lo stato il più velocemente possibile;
- progettare uno stimatore dello stato che renda  $e^{-t}, e^{-2t}, e^{-3t}$  i modi presenti nella dinamica dell'errore di stima (giustificando la sua esistenza);
- costruire un regolatore basato sulla retroazione e sullo stimatore appena progettati e calcolare la risposta impulsiva del sistema complessivo (sempre tra primo ingresso ed uscita). Si dica anche se tutti gli autovalori (della matrice di stato del sistema a catena chiusa complessivo) sono poli della funzione di trasferimento complessiva oppure no;
- progettare una seconda retroazione dallo stato che, utilizzando entrambi gli ingressi, faccia tendere a zero lo stato con rapidità superiore ad  $e^{-t}$ ;
- costruire un regolatore basato sulla retroazione progettata al punto e) e sullo stimatore progettato al punto c) e calcolare la matrice delle risposte impulsive del sistema complessivo. Si dica anche se tutti gli autovalori (della matrice di stato del sistema a catena chiusa complessivo) sono poli della matrice di trasferimento complessiva oppure no.

**Esame di stato di abilitazione all'esercizio della professione di  
Ingegnere dell'Informazione**

**Seconda sessione dell'anno 2019**

**Prova Pratica**

**Tema di: TELECOMUNICAZIONI**

Scenario: la Protezione Civile ha individuato il candidato come membro di un team per la progettazione di una rete radiomobile *mission critical* di tipo PMR (Professional Mobile Radio) per la gestione delle emergenze.

Specifiche: i componenti principali della rete di comunicazione critica devono garantire:

- a. copertura (disponibilità) e affidabilità;
- b. comunicazione diretta tra i terminali (per consentire ai primi soccorritori di comunicare comunque tra loro quando la rete non è ancora disponibile);
- c. comunicazione tra gruppi (la rete deve consentire la creazione di gruppi);
- d. comunicazione con una sede centrale di controllo e gestione dell'emergenza.

Al candidato è richiesto di condurre un'analisi preliminare nella quali illustri:

- a. le problematiche tecniche che presume si dovranno affrontare nella realizzazione della rete (es. copertura, link-budget, qualità del segnale, traffico e congestione, alimentazione elettrica etc) e possibili rimedi;
- b. le tecnologie radio (digitali o analogiche) impiegabili per soddisfare le specifiche richieste e la sua proposta di impiegarne una di esse per il progetto, motivando la scelta;
- c. la descrizione dell'architettura della rete proposta;
- d. nel dettaglio il tipo di modulazione che prevede di impiegare descrivendone pregi e difetti e fornendo gli schemi a blocchi del modulatore e del demodulatore, e la eventuale tecnica di multiplexing per la condivisione del canale.

**N.B.** Il candidato ha facoltà di fissare, arbitrariamente, eventuali dati mancanti e/o stabilire motivate ipotesi di lavoro. È richiesto di giustificare esplicitamente i criteri di progettazione adottati.

**Esame di stato di abilitazione all'esercizio della professione  
di Ingegnere dell'Informazione  
Seconda sessione dell'anno 2019  
Candidati in possesso di Laurea Magistrale  
Terza Prova Scritta  
Tema di: INFORMATICA**

**Progetto Trasporti & Logistica**

La Società di Trasporti Paccorapido spa ha incaricato la Società SpiderInformatica, nella quale fai parte del team di Analisti di Progetto, di realizzare il progetto di informatizzazione delle attività gestionali.

Il Dirigente Responsabile delle Operazioni di Paccorapido, drssa Giulia Veloce, presenta l'Azienda e lo specifico ambito di Informatizzazione:

La nostra Azienda opera nel settore Trasporti e Logistica, con 4 Sedi nel territorio Italiano e 6 Sedi in ambito UE; nei 4 magazzini Italia gestiamo la logistica per alcuni Major Accounts; e ci avvaliamo inoltre di un parco mezzi in parte di proprietà, in parte riferiti ad operatori indipendenti ("padroncini") che utilizzano le 10 Sedi come base di appoggio per la Distribuzione: con questa flotta ritiriamo dai clienti committenti le spedizioni, che poi smistiamo presso le ns filiali, e infine consegniamo insieme alle missioni originate dal servizio di Logistica.

Riassumo le procedure che saranno comprese nel progetto di informatizzazione, seguendo l'ordine cronologico degli eventi

**Raccolta Ordini**

I Clienti trasmettono un Ordine di Ritiro, che si articola in missioni multiple di consegna caratterizzate tipicamente per

- Destinazione
- Peso
- Volume
- Richieste di speciali dotazioni del mezzo
- Caratteristiche speciali di accesso al sito di consegna/ritiro

**Piano di Viaggio**

Le missioni di consegna vengono assemblate per la composizione di un Piano di viaggio tenendo conto di

- Consistenza dei volumi di consegna per la Zona di Destinazione
- Criticità accessi destino ( ZTL, zona disagiata ecc)
- Dotazioni Speciali ( gru, sponda idraulica ecc )

Le tappe di consegna sono distribuite in un percorso; associate al mezzo e date prescelta in base alla Disponibilità Mezzi

### **Logistica di Prelievo**

Per quanto attiene alle missioni che non originano da un ritiro ma dal servizio di Logistica, si deve produrre una lista di prelievo per il magazzino interno

### **Carico Mezzi**

Una volta che tutte le Unità di carico relative al Piano di viaggio sono approntate nel Piazzale di carico, il mezzo alla ribalta viene caricato dai magazzinieri con supervisione del Conducente Mezzo, che a sua discrezione, può variare il carico; questo comporta una successiva variazione del Piano di Viaggio

### **Spedizione**

Nel corso del viaggio si prevede il monitoraggio del mezzo per gestire

- Tracciabilità della Spedizione
- Gestione Pallet a Rendere
- Contabilizzazione waste time nei punti di consegna

### **Fatturazione**

Le Spedizioni confermate possono generare relativa Fattura

Il Saldo Pallet nella situazione Logistica può fungere da verifica per le fatture emesse dal committente

## **Progetto**

### **1) Linee Generali**

**Specificare le aree di intervento dell' Informatizzazione**

**Sceita dei dispositivi adottati per area di applicazione**

**Quali sono le categorie di utenti interessati**

**Come realizzare la Distribuzione dei dati**

**Gestire la Sicurezza degli accessi**

### **2) DataBase**

**Definire una lista di entità che possano supportare i processi da gestire**

- **Master Tables**

Definire:

1. un opportuno criterio di codifica
2. le proprietà rilevabili in base all'analisi esposta dal Dirigente e il relativo attributo
3. ogni ulteriore proprietà non direttamente rilevabile dall'analisi esposta dal Cliente ma necessaria alle elaborazioni del progetto

- **Transaction Tables**

Definire le entità e relative proprietà:

1. in base alla descrizione delle funzioni da implementare descritte nell'analisi
  2. in base a ulteriori funzioni riteniate necessarie per lo sviluppo completo dell' Applicazione
- Opzionalmente valutare la scelta per DBEngine : Sql ⇔ Nosql

### **3 ) Macro-Descrizione delle funzioni**

**Descrivere le funzioni da implementare per singola area di intervento evidenziata al punto 1**

### **4) Specifica delle modalità operative: Dispositivi Hw / applicazione relativa**

**Descrivere le modalità operative per singola area di intervento evidenziata al punto 1**

Esame di stato di abilitazione all'esercizio della professione di  
Ingegnere dell'Informazione

Seconda sessione dell'anno 2019

Prova Pratica

Tema di: **ELETTRONICA**

Scenario: Una *Startup* attiva nel settore dello sviluppo software per l'elaborazione digitale del suono, ha realizzato una suite software per studio di registrazione che consente l'*editing*, il *mixing* ed il *mastering* (ottimizzazione del suono per la corretta riproduzione). Al fine di testare le funzionalità del software e proporre ai futuri clienti una piattaforma completa, la società necessita di un sistema hardware per l'acquisizione dei suoni strumentali e voce e di un sistema di riproduzione HI-FI per l'ascolto. Per questi sistemi la *StartUp* ha deciso di non avvalersi di soluzioni commerciali ma di commissionare la loro realizzazione in modo da poter disporre di una DAW (*digital audio workstation*) interamente custom e proprietaria. Il candidato farà parte del team di progettazione, come responsabile della progettazione elettronica.

Al candidato è richiesto di produrre:

1. una relazione preliminare nella quale illustri:
  - a. la descrizione del sistema di acquisizione e digitalizzazione audio e del sistema di riproduzione;
  - b. l'interfacciamento dei due sistemi con l'elaboratore su cui gira la suite software;
  - c. lo schema a blocchi dei processi di digitalizzazione dei suoni e di successiva riconversione analogica per la riproduzione degli stessi;
  - d. le problematiche tecniche che presume si dovranno affrontare nella realizzazione del progetto (es. errori di campionamento, quantizzazione, rumore, bufferizzazione, latenza, effetti delle caratteristiche reali dei componenti elettronici, innesco di autoscillazioni, dissipazione termica, distorsione e banda passante) e possibili rimedi.
2. il progetto corredato di schemi elettrici:
  - a. per il sistema di acquisizione: del blocco di mixaggio dei suoni strumentali e della voce e del blocco di conversione analogico-digitale utilizzando amplificatori operazionali;
  - b. per il sistema di riproduzione: del blocco di conversione digitale-analogico e degli stadi di ingresso e di amplificazione intermedia.

**La progettazione circuitale è richiesta a componenti discreti.** Il candidato potrà avvalersi dei componenti riportati nei data-sheet allegati.

**N.B.** Il candidato ha facoltà di fissare, arbitrariamente, eventuali dati mancanti e/o stabilire motivate ipotesi di lavoro. È richiesto di giustificare esplicitamente i criteri di progettazione adottati.

## BC546/547/548/549/550

### Switching and Amplifier

- High Voltage, BC546,  $V_{CE0}=65V$
- Low Noise, BC549, BC550
- Complement to BC556, BC560



TO-92

1. Collector 2. Base 3. Emitter

### NPN Epitaxial Silicon Transistor

**Absolute Maximum Ratings**  $T_a=25^\circ C$  unless otherwise noted

Symbol	Parameter	Value	Units
$V_{CBO}$	Collector-Base Voltage	BC546	80
		BC547/550	50
		BC548/549	30
$V_{CEO}$	Collector-Emitter Voltage	BC546	65
		BC547/550	45
		BC548/549	30
$V_{EBO}$	Emitter-Base Voltage	BC546/547	6
		BC548/549/550	5
$I_C$	Collector Current (DC)	100	mA
$P_C$	Collector Dissipation	500	mW
$T_J$	Junction Temperature	150	$^\circ C$
$T_{STG}$	Storage Temperature	-65 - 150	$^\circ C$

**Electrical Characteristics**  $T_a=25^\circ C$  unless otherwise noted

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Units
$I_{CBO}$	Collector Cut-off Current	$V_{CB}=30V, I_E=0$			15	nA
$h_{FE}$	DC Current Gain	$V_{CE}=5V, I_C=2mA$	110		800	
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	$I_C=10mA, I_B=0.5mA$		90	250	mV
		$I_C=100mA, I_B=5mA$		200	600	mV
$V_{BE(sat)}$	Base-Emitter Saturation Voltage	$I_C=10mA, I_B=0.5mA$		700		mV
		$I_C=100mA, I_B=5mA$		900		mV
$V_{BE(on)}$	Base-Emitter On Voltage	$V_{CE}=5V, I_C=2mA$	580	660	700	mV
		$V_{CE}=5V, I_C=10mA$			720	mV
$f_T$	Current Gain Bandwidth Product	$V_{CE}=5V, I_C=10mA, f=100MHz$		300		MHz
$C_{ob}$	Output Capacitance	$V_{CB}=10V, I_E=0, f=1MHz$		3.5	6	pF
$C_{ib}$	Input Capacitance	$V_{EB}=0.5V, I_C=0, f=1MHz$		9		pF
NF	Noise Figure	BC546/547/548		2	10	dB
		BC549/550	$V_{CE}=5V, I_C=200\mu A$ $f=1KHz, R_G=2K\Omega$	1.2	4	dB
		BC549	$V_{CE}=5V, I_C=200\mu A$	1.4	4	dB
		BC550	$R_G=2K\Omega, f=30-15000MHz$	1.4	3	dB

### $h_{FE}$ Classification

Classification	A	B	C
$h_{FE}$	110 - 220	200 - 450	420 - 800

# Typical Characteristics

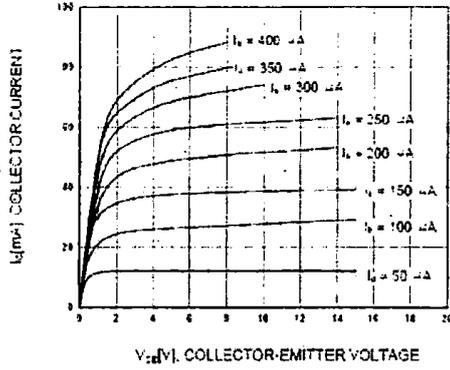


Figure 1. Static Characteristic

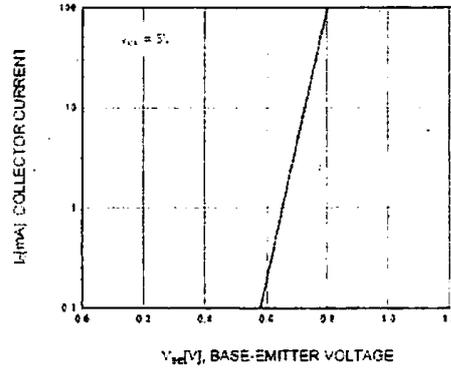


Figure 2. Transfer Characteristic

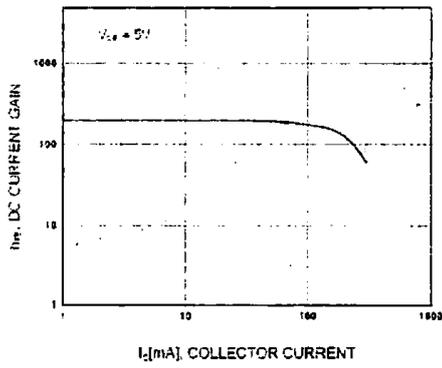


Figure 3. DC current Gain

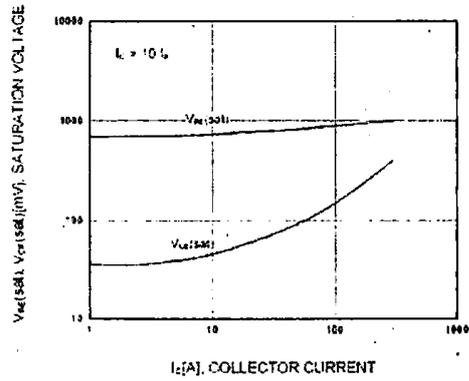


Figure 4. Base-Emitter Saturation Voltage  
Collector-Emitter Saturation Voltage

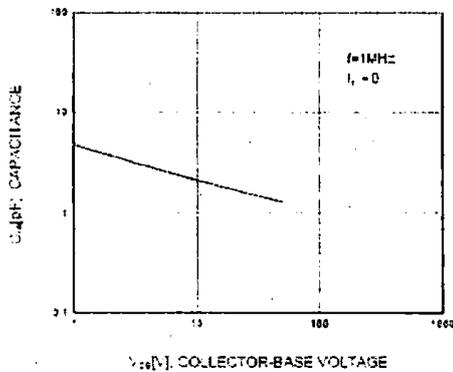


Figure 5. Output Capacitance

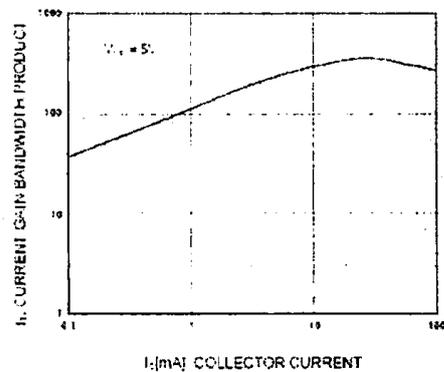


Figure 6. Current Gain Bandwidth Product

# MJE15034 NPN, MJE15035 PNP

Preferred Device

## Complementary Silicon Plastic Power Transistors

### TO-220, NPN & PNP Devices

Complementary silicon plastic power transistors are designed for use as high-frequency drivers in audio amplifiers.

#### Features

- $h_{FE} = 100$  (Min) @  $I_C = 0.5$  Adc  
= 10 (Min) @  $I_C = 2.0$  Adc
- Collector-Emitter Sustaining Voltage –  
 $V_{CE(sus)} = 350$  Vdc (Min) – MJE15034, MJE15035
- High Current Gain – Bandwidth Product  
 $f_T = 30$  MHz (Min) @  $I_C = 500$  mAdc
- TO-220AB Compact Package
- Epoxy meets UL 94 V-0 @ 0.125 in
- ESD Ratings: Machine Model: C  
Human Body Model: 3B
- Pb-Free Packages are Available\*

#### MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector-Emitter Voltage	$V_{CE0}$	350	Vdc
Collector-Base Voltage	$V_{CB}$	350	Vdc
Emitter-Base Voltage	$V_{EB}$	5.0	Vdc
Collector Current – Continuous – Peak	$I_C$	4.0 8.0	Adc
Base Current	$I_B$	1.0	Adc
Total Power Dissipation @ $T_C = 25^\circ\text{C}$ Derate above $25^\circ\text{C}$	$P_D$	50 0.40	W W/°C
Total Power Dissipation @ $T_A = 25^\circ\text{C}$ Derate above $25^\circ\text{C}$	$P_D$	2.0 0.016	W W/°C
Operating and Storage Junction Temperature Range	$T_J, T_{stg}$	-65 to +150	°C

#### THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction-to-Case	$R_{\theta JC}$	2.5	°C/W
Thermal Resistance, Junction-to-Ambient	$R_{\theta JA}$	62.5	°C/W

Maximum ratings are those values beyond which device damage can occur. Maximum ratings applied to the device are individual stress limit values (not normal operating conditions) and are not valid simultaneously. If these limits are exceeded, device functional operation is not implied, damage may occur and reliability may be affected.

\*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D



ON Semiconductor®

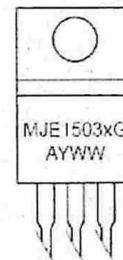
<http://onsemi.com>

**4.0 AMPERES  
POWER TRANSISTORS  
COMPLEMENTARY SILICON  
350 VOLTS, 50 WATTS**



TO-220AB  
CASE 221A  
STYLE 1

#### MARKING DIAGRAM



MJE1503x = Device Code  
x = 4 or 5  
A = Location Code  
Y = Year  
WW = Work Week  
G = Pb-Free Package

#### ORDERING INFORMATION

Device	Package	Shipping
MJE15034	TO-220AB	50 Units / Rail
MJE15034G	TO-220AB (Pb-Free)	50 Units / Rail
MJE15035	TO-220AB	50 Units / Rail
MJE15035G	TO-220AB (Pb-Free)	50 Units / Rail

Preferred devices are recommended choices for future use and best overall value.

MJE15034 NPN, MJE15035 PNP

ELECTRICAL CHARACTERISTICS (T<sub>C</sub> = 25 °C unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit	
<b>OFF CHARACTERISTICS</b>					
Collector-Emitter Sustaining Voltage (Note 1)	(I <sub>C</sub> = 10 mA, I <sub>B</sub> = 0)	V <sub>CE(sus)</sub>	350	-	Vdc
Collector Cutoff Current	(V <sub>CB</sub> = 350 Vdc, I <sub>E</sub> = 0)	I <sub>CB0</sub>	-	10	μAdc
Emitter Cutoff Current	(V <sub>BE</sub> = 5.0 Vdc, I <sub>C</sub> = 0)	I <sub>EB0</sub>	-	10	μAdc
<b>ON CHARACTERISTICS (Note 1)</b>					
DC Current Gain	(I <sub>C</sub> = 0.1 Adc, V <sub>CE</sub> = 5.0 Vdc) (I <sub>C</sub> = 0.5 Adc, V <sub>CE</sub> = 5.0 Vdc) (I <sub>C</sub> = 1.0 Adc, V <sub>CE</sub> = 5.0 Vdc) (I <sub>C</sub> = 2.0 Adc, V <sub>CE</sub> = 5.0 Vdc)	h <sub>FE</sub>	100 100 50 10	-	-
Collector-Emitter Saturation Voltage	(I <sub>C</sub> = 1.0 Adc, I <sub>B</sub> = 0.1 Adc)	V <sub>CE(sat)</sub>	-	0.5	Vdc
Base-Emitter On Voltage	(I <sub>C</sub> = 1.0 Adc, V <sub>CE</sub> = 5.0 Vdc)	V <sub>BE(on)</sub>	-	1.0	Vdc
<b>DYNAMIC CHARACTERISTICS</b>					
Current Gain - Bandwidth Product (Note 2) (I <sub>C</sub> = 500 mA, V <sub>CE</sub> = 10 Vdc, f <sub>test</sub> = 1.0 MHz)		f <sub>T</sub>	30	-	MHZ

- 1 Pulse Test: Pulse Width < 300 μs, Duty Cycle ≤ 2.0%.
- 2 f<sub>T</sub> = |h<sub>FE</sub>| • f<sub>test</sub>.

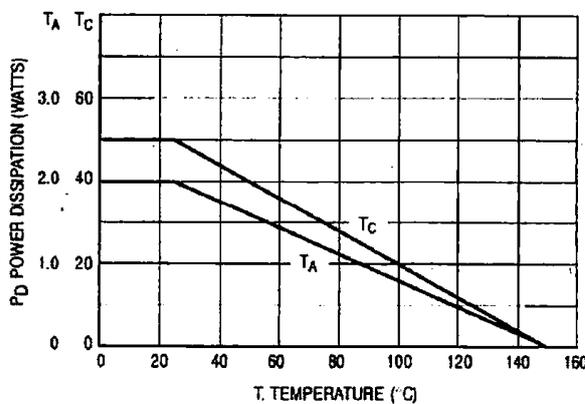


Figure 1. Power Derating

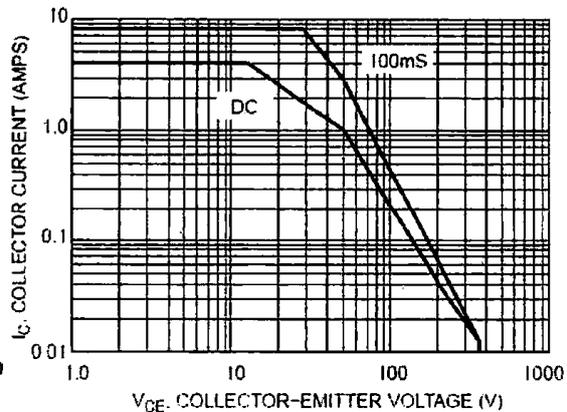


Figure 2. Active Region Safe Operating Area

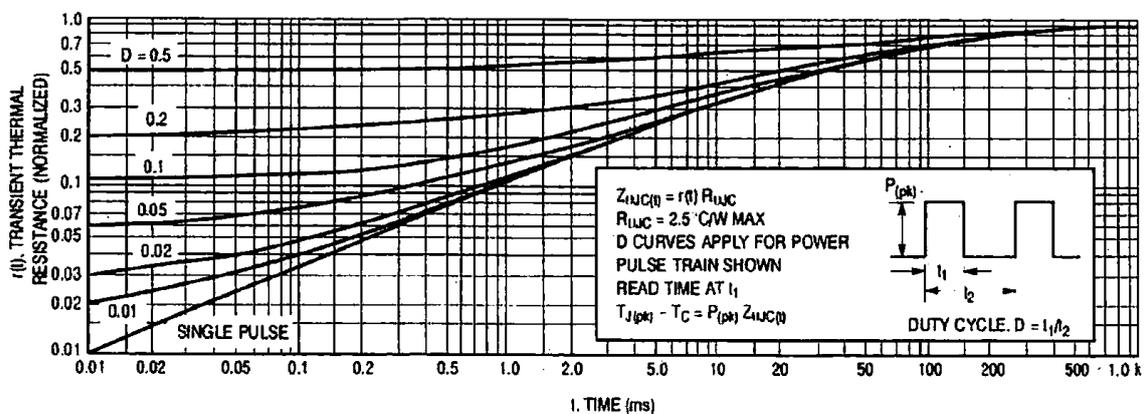


Figure 3. Thermal Response

<http://onsemi.com>

MJE15034 NPN, MJE15035 PNP

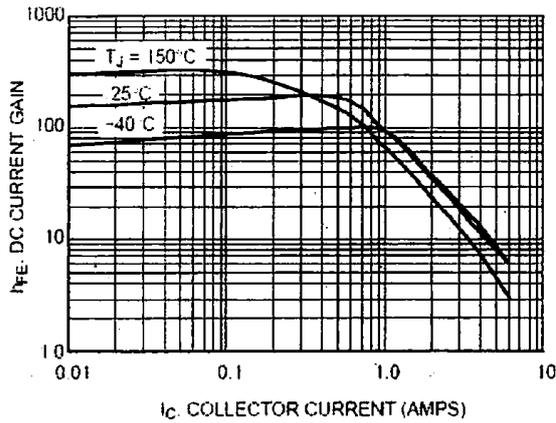


Figure 4. DC Current Gain,  $V_{CE} = 5.0$  V  
NPN MJE15034

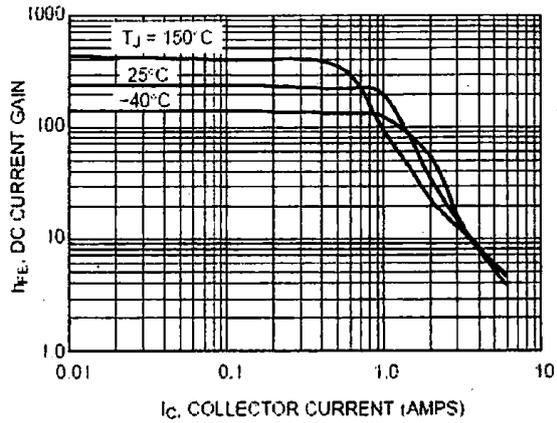


Figure 5. DC Current Gain,  $V_{CE} = 5.0$  V  
PNP MJE15035

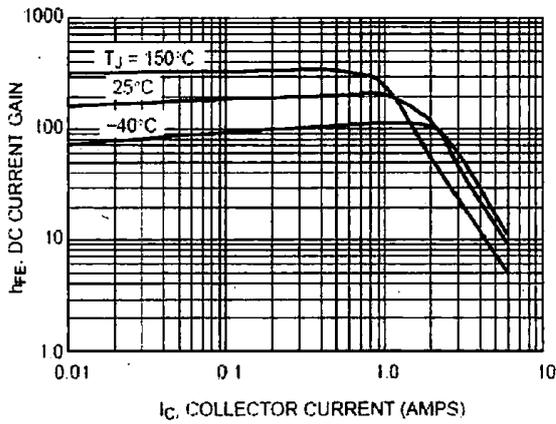


Figure 6. DC Current Gain,  $V_{CE} = 20$  V  
NPN MJE15034

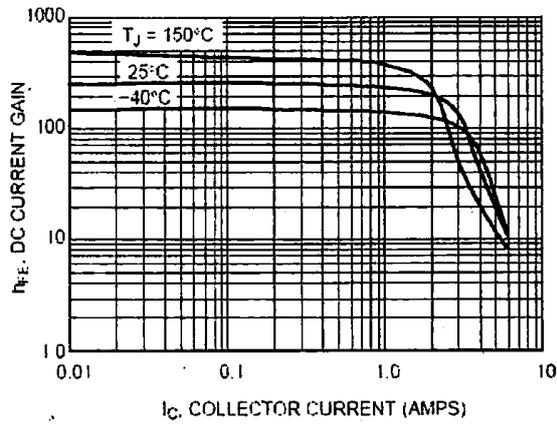


Figure 7. DC Current Gain,  $V_{CE} = 20$  V  
PNP MJE15035

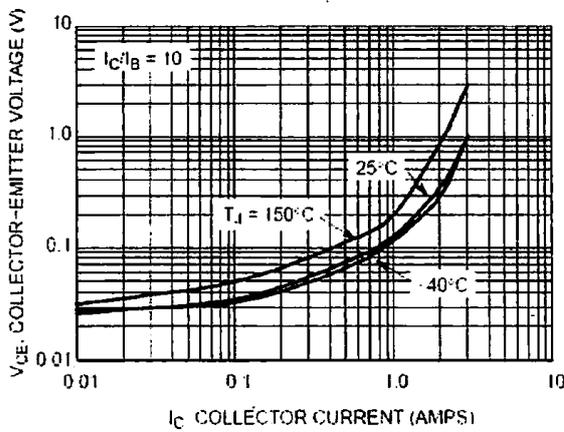


Figure 8.  $V_{CE(sat)}$   
NPN MJE15034

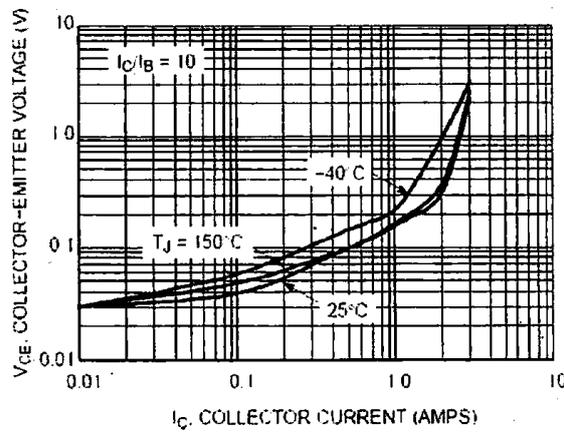


Figure 9.  $V_{CE(sat)}$   
PNP MJE15035

MJE15034 NPN, MJE15035 PNP

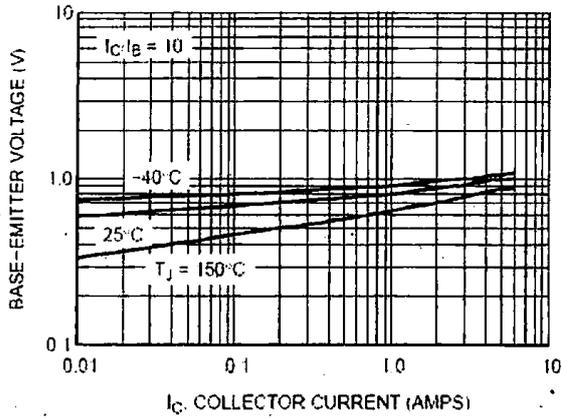


Figure 10.  $V_{BE(sat)}$   
NPN MJE15034

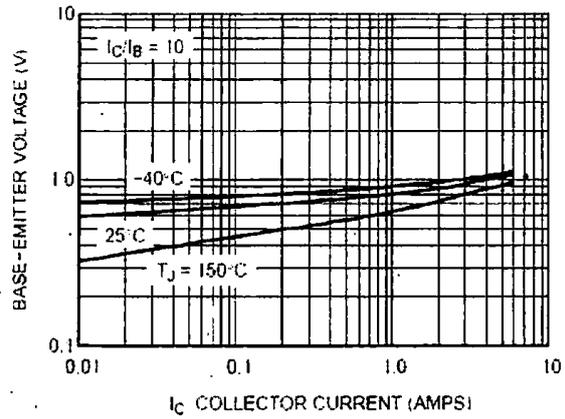


Figure 11.  $V_{BE(sat)}$   
PNP MJE15035

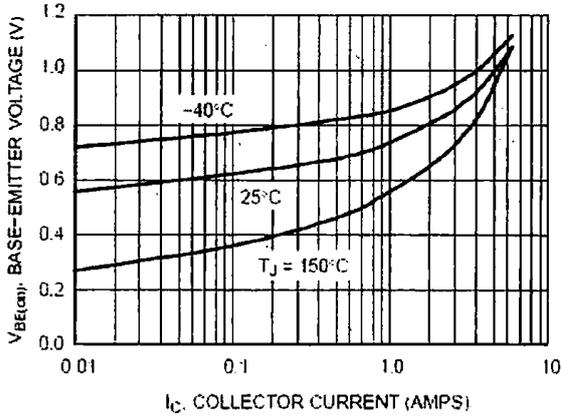


Figure 12.  $V_{BE(on)}$   
NPN MJE15034

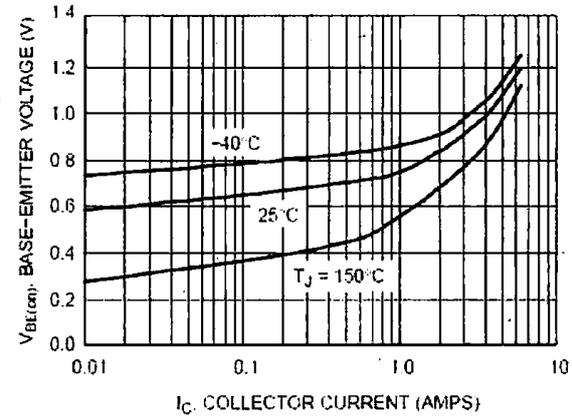


Figure 13.  $V_{BE(on)}$   
PNP MJE15035

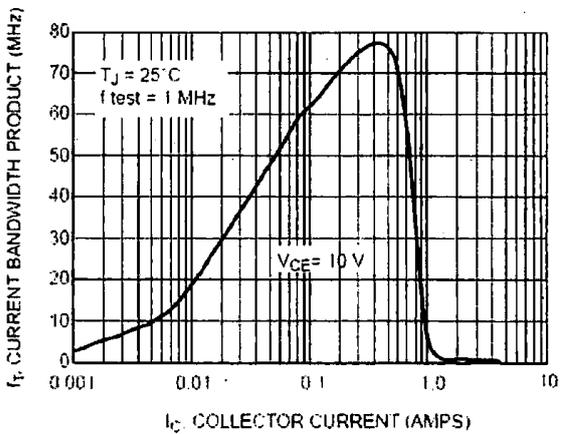


Figure 14. Typical Current Gain Bandwidth Product  
NPN MJE15034

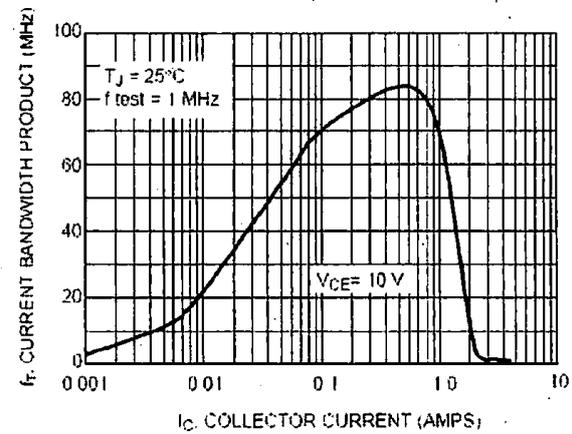


Figure 15. Typical Current Gain Bandwidth Product  
PNP MJE15035

