

SELEZIONE N. 2023T45:
N. 1 TECNOLOGO DI RICERCA DI I LIVELLO

Prova Orale

Prova 1: quesiti

Q1. Si descriva la realizzazione del prototipo di un convertitore PFC della potenza indicativa di 3 kW che alimenta un carico a 400 V, discutendo in particolare:

1. le fasi della realizzazione successive al progetto del convertitore;
2. la gestione dell'approvvigionamento dei componenti;
3. le risorse del laboratorio necessarie per la realizzazione e il test;
4. l'allestimento del banco di lavoro;
5. le problematiche di sicurezza.

Q2. Si discuta la realizzazione della scheda di controllo a microprocessore per il convertitore di cui sopra, indicando:

1. i segnali che possono essere acquisiti e usati nel controllo del convertitore;
2. i modi possibili per interfacciare il sistema di controllo alla parte di potenza;
3. i possibili accorgimenti per limitare l'impatto dei disturbi sul funzionamento del controllo.

Q3. Si legga e si traduca il contenuto dell'abstract di articolo scientifico qui riportato:

Constant current controlled primary-side regulation(PSR) flyback converter is widely used for its small volume, low cost and simple control.

As the output current could not be sensed and controlled directly, the secondary-side output diode current is kept unchanged to ensure that the output current remains constant.

However, the dynamic performance of the converter would inevitably deteriorate as the output current returns to the target value exponentially.

To improve the dynamic response, an improved dynamic control method is proposed in this paper. Based on the exponential attenuation characteristic of the output voltage during dynamic transition, the load is monitored and estimated. The dynamic performance is improved with two dynamic modes and elimination of potential output resonance. The proposed digital control method is verified through an field programmable gate array (FPGA) controlled 5-V/1-A PSR flyback converter with discontinuous conduction modulation (DCM) mode. Compared with traditional PSR control method, the dynamic performance is improved. The response time is reduced from 5.30ms to 1.44ms when load changes from 5 Ohm to 3 Ohm, and from 7.00ms to 1.58ms when load changes from 3 Ohm to 5 Ohm, respectively.

A FB SB UB

SELEZIONE N. 2023T45:
N. 1 TECNOLOGO DI RICERCA DI I LIVELLO

Prova Orale

Prova 2: quesiti

Q1. Si descriva la realizzazione del prototipo di un convertitore dc-dc della potenza indicativa di 1 kW, che interfaccia un carico a bassa tensione (12 volt) ad una batteria a 48 V, discutendo in particolare:

1. le fasi della realizzazione successive al progetto del convertitore;
2. la gestione dell'approvvigionamento dei componenti, inclusi gli avvolti;
3. le risorse del laboratorio necessarie per la realizzazione e il test;
4. l'allestimento del banco di lavoro;
5. le problematiche di sicurezza.

Q2. Si discuta la realizzazione della scheda di controllo con dispositivo FPGA per il convertitore di cui sopra, indicando:

1. i segnali che possono essere acquisiti e usati nel controllo del convertitore;
2. i modi possibili per interfacciare il sistema di controllo alla parte di potenza;
3. i possibili accorgimenti per limitare l'impatto dei disturbi sul funzionamento del controllo.

Q3. Si legga e si traduca il contenuto dell'abstract di articolo scientifico qui riportato:

The rapid growth of the penetration level of renewable energy sources in low-voltage (LV) networks increases the research interest in more efficient, compact, reliable, and easily expandable energy conversion devices. Thus, multilevel converters, a promising concept for dc-ac conversion, are gaining increased interest due to their smaller size relative to the conventional two-level structure. However, several issues related to the number of components and the added complexity cannot be ignored. To enrich the literature review concerning this topic, this work reviews and provides a comparative assessment of three state-of-the-art multilevel topologies for LV applications.

This review considered three structures: state-of-the-art fivelevel modified MMC (5L-M-MMC), five-level flying capacitor using two three-level flying capacitor converters connected in parallel (2x3L-FC), and five-level flying capacitor (5L-FC). This comparative study is supported by simulation results based on a 10 kW system.

d FB SB UB